CA-IS305x 隔离式 CAN 收发器

1 产品特性

- 符合 ISO11898-2 标准
- 高达 5000V_{RMS} 隔离耐压
- 逻辑侧 I/O 电压范围支持 2.5V ~ 5 V
- 信号传输速率高达 1 Mbps
- 高共模瞬态抗扰度：150 kV/µs (典型值)
- –40 V 至 40 V 的总线故障保护
- 低环路延时：
  – 150 ns（典型值）
  – 210 ns（最大值）
- 驱动器（TXD）主动态超时功能
- 热关断保护
- 总线最多可支持 110 个节点
- 无电节点不干扰总线
- 温度范围：–55°C 至 125°C
- 安全和法规认证：
  61010-1 的 VDE 认证
  – 符合 UL 1577 认证， 1 分钟 5 kV_{RMS}
  – 符合 IEC 60950-1、 IEC 61010-1 和 IEC 60601-1 认证
  – 符合 EN/UL/CSA 60950-1 审批的 TUV 5kV_{RMS} 增强绝缘
  – 符合 GB4843.1-2011 的 CQC 增强绝缘

2 应用

- CAN 数据总线
- 工业现场网络
- 楼宇和温室环境控制自动化
- 安防系统
- 运输
- 医疗
- 电信

3 概述

CA-IS305x 是一款隔离式控制区域网络（CAN）物理层收发器，符合 ISO11898-2 标准的技术规范。此器件采用片上二氧化硅（SiO_2）电容作为隔离层，在 CAN 协议控制器和物理层总线之间创建一个完全隔离的接口，与隔离电源一起使用，可隔绝噪声和干扰并防止损坏敏感电路。

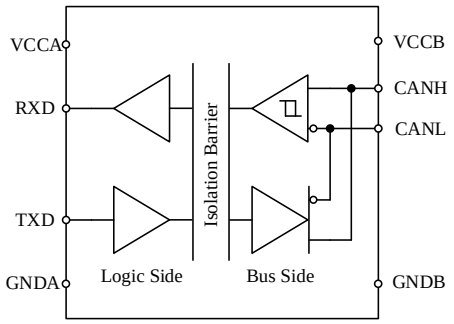
CA-IS305x 可为 CAN 协议控制器和物理层总线分别提供差分接收和差分发射能力，信号传输速率最高可达 1 Mbps。该器件具有限流、过压和接地损耗保护（–40 V 至 40 V）以及热关断功能，可防止输出短路，共模电压范围为–12 V 至 12 V。

CA-IS305x 额定温度范围为–55°C 至 125°C，提供宽体 SOIC8 和 宽体 SOIC16 封装。

器件信息

器件型号	封装	封装尺寸（标称值）
CA-IS3050 CA-IS3052	SOIC8-WB(G)	5.85 mm × 7.50 mm
	SOIC16-WB(W)	10.30 mm × 7.50 mm

简化功能框图



Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

4 订购指南

表 4-1 有效订购零件编号

型号	VCC1（V）	VCC2（V）	传输速度（Kbps）	额定耐压(V)	封装
CA-IS3050G	2.5~5.5	4.5~5.5	1000	5000	SOIC8-WB
CA-IS3050W	2.5~5.5	4.5~5.5	1000	5000	SOIC16-WB
CA-IS3052G	2.5~5.5	4.5~5.5	1000	5000	SOIC8-WB
CA-IS3052W	2.5~5.5	4.5~5.5	1000	5000	SOIC16-WB

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

目录

1 产品特性.....1
2 应用.....1
3 概述.....1
4 订购指南.....2
5 修订历史.....3
6 引脚配置和功能描述.....4
7 产品规格.....6
7.1 绝对最大额定值.....6
7.2 ESD 额定值.....6
7.3 建议工作条件.....6
7.4 热量特性.....6
7.5 隔离特性.....7
7.6 相关安全认证.....8
7.7 电气特性.....9
7.8 时序特性：器件.....10
7.9 时序特性：驱动器和接收器.....10
8 测试电路.....11
9 功能描述.....15
9.1 概述.....15
9.2 CAN 总线状态.....15
9.3 保护功能.....15
9.3.1 信号隔离.....15
9.3.2 主动态超时功能.....15
9.3.3 热关断保护.....15
9.3.4 限流保护.....16
9.4 器件功能真值表.....16
10 应用信息.....17
11 封装信息.....19
11.1 SOIC8 宽体外形尺寸.....19
11.2 SOIC16 宽体外形尺寸.....20
TAPE AND REEL INFORMATIO.....21

5 修订历史

修订版 0: 初始版本.

修订版 0 到修订版 A

- 更新 7.2 ESD 额定值
- 更新 7.5 隔离特性
  - DTI 从 14um 更新为 19um
- 更新 7.7 电器特性
  - CMTI 典型值更新为 150kV/us
  - CMTI 最小值更新为 100kV/us

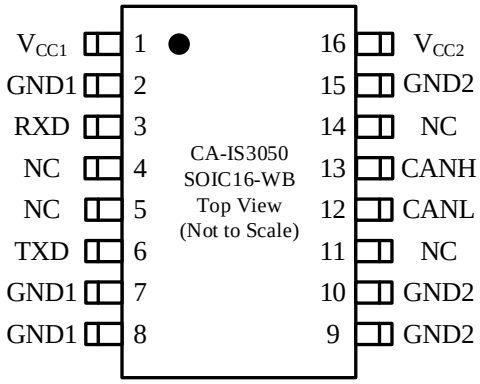
修订版 A 到修订版 B

- 更新 7.6 相关安全认证
  -

Copyright © 2020, Chipanalog Incorporated

6 引脚配置和功能描述

6.1 CA-IS3050



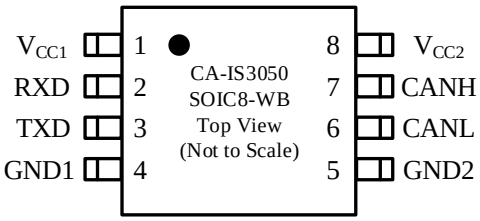


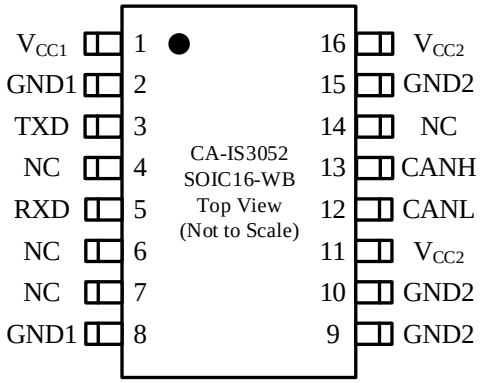
图 6-1 引脚配置

表 6-1 引脚功能描述

引脚名称	引脚编号		类型	描述
	SOIC16	SOIC8		
V_{CC1}	1	1	电源	逻辑侧电源输入
GND1	2	–	地	地，逻辑侧
RXD	3	2	输出	接收器输出数据
NC	4	–	无	不连接，请勿连接该引脚
NC	5	–	无	不连接，请勿连接该引脚
TXD	6	3	输入	驱动器输入数据
GND1	7	4	地	地，逻辑侧
GND1	8	–	地	地，逻辑侧
GND2	9	5	地	地，总线侧
GND2	10	–	地	地，总线侧
NC	11	–	无	不连接，请勿连接该引脚
CANL	12	6	输入 / 输出	低电平 CAN 电压输入 / 输出
CANH	13	7	输入 / 输出	高电平 CAN 电压输入 / 输出
NC	14	–	无	不连接，请勿连接该引脚
GND2	15	–	地	地，总线侧
V_{CC2}	16	8	电源	总线侧电源输入

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

6.2 CA-IS3052



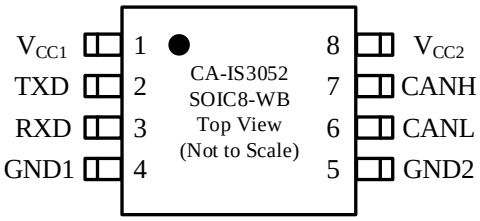


图 6-2 引脚配置

表 6-2 引脚功能描述

引脚名称	引脚编号		类型	描述
	SOIC16	SOIC8		
V_{CC1}	1	1	电源	逻辑侧电源输入
GND1	2	–	地	地，逻辑侧
TXD	3	2	输入	驱动器输入数据
NC	4	–	无	不连接，请勿连接该引脚
RXD	5	–3	输出	接收器输出数据
NC	6	–	无	不连接，请勿连接该引脚
NC	7	–	无	不连接，请勿连接该引脚
GND1	8	4	地	地，逻辑侧
GND2	9	5	地	地，总线侧
GND2	10	–	地	地，总线侧
V_{CC2}	11	–	电源	总线侧电源输入
CANL	12	6	输入 / 输出	低电平 CAN 电压输入 / 输出
CANH	13	7	输入 / 输出	高电平 CAN 电压输入 / 输出
NC	14	–	无	不连接，请勿连接该引脚
GND2	15	–	地	地，总线侧
V_{CC2}	16	8	电源	总线侧电源输入

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

7 产品规格

7.1 绝对最大额定值 [1]

参数		最小值	最大值	单位
V_{CC1} 或 V_{CC2}	电源电压 [2]	–0.5	6.0	V
V_I	逻辑侧输入电压（TXD）	–0.5	V_{CC1} + 0.5[3]	V
V_{CANH} 或 V_{CANL}	总线侧电压（CANH，CANL）	–40	40	V
I_O	接收器输出电流	–15	15	mA
T_J	结温		150	°C
T_{STG}	存储温度范围	–65	150	°C

备注：
1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。
2. 所有输入 / 输出逻辑电压相对于逻辑侧地 GND1 测量，差分总线电压相对于总线侧地 GND2 测量。
3. 最大电压不得超过 6 V。

7.2 ESD 额定值

		数值	单位
V_{ESD} 静电放电	人体模型 （HBM）， 根据 ANSI/ESDA/JEDEC JS-001，所有引脚 [1]	±4000	V
	器件充电模型（CDM），根据 JEDEC specification JESD22-C101，所有引脚 [2]	±1500	

备注：
1. JEDEC 文件 JEP155 规定 500V HBM 可通过标准 ESD 控制过程实现安全制造。
2. JEDEC 文件 JEP157 规定 250V CDM 允许使用标准 ESD 控制过程进行安全制造。

7.3 建议工作条件

参数			最小值	典型值	最大值	单位
V_{CC1}	逻辑侧电源电压		3	3.3	5.5	V
V_{CC2}	总线侧电源电压		4.5	5	5.5	V
V_I 或 V_{IC}	总线引脚电压（单端或共模）		–12		12	V
V_{IH}	输入高电压	驱动器（TXD）	2		V_{CC1} + 0.3	V
V_{IL}	输入低电压	驱动器（TXD）	–0.3		0.8	V
V_{ID}	差分输入电压		–7		7	V
I_{OH}	输出高电平电流	驱动器（Driver）	–70			mA
		接收器（Receiver）	–2			
I_{OL}	输出低电平电流	驱动器（Driver）			70	mA
		接收器（Receiver）			2.5	
T_A	环境温度		–55		125	°C
T_J	结温		–55		150	°C
P_D	总功耗	V_{CC1} = 5.5V，V_{CC2} = 5.25V，T_A = 125°C，R_L = 60Ω，TXD 输入信号是 500 kHz 的方波（50%占空比）			200	mW
P_{D1}	逻辑侧功耗				25	mW
P_{D2}	总线侧功耗				175	mW
$T_{J(shutdown)}$	热关断温度 [1]		155	165	180	°C

备注：
1. 超出热关断温度操作可能会影响器件的可靠性。

7.4 热量特性

热量表		SOIC8-WB	SOIC16-WB	单位
$R_{\theta JA}$	芯片结到环境的热阻	110.1	86.5	°C/W
$R_{\theta JC(top)}$	芯片结到壳（顶部）的热阻	51.7	49.6	°C/W
$R_{\theta JB}$	芯片结到板的热阻	66.4	49.7	°C/W
ψ_{JT}	芯片结到顶部的特征参数	16.0	32.3	°C/W
ψ_{JB}	芯片结到板的特征参数	64.5	49.2	°C/W
$R_{\theta JC(bottom)}$	芯片结到壳（底部）的热阻	n/a	n/a	°C/W

1.

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

7.5 隔离特性

参数		测试条件	数值 W/G	单位
CLR	外部气隙（间隙）[1]	测量输入端至输出端，隔空最短距离	8	mm
CPG	外部爬电距离 [1]	测量输入端至输出端，沿壳体最短距离	8	mm
DTI	隔离距离	最小内部间隙 （内部距离)	19	µm
CTI	相对漏电指数	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	V
	材料组	依据 IEC 60664-1	I	
	IEC 60664-1 过压类别	额定市电电压≤ 300 V_{RMS}	I-IV	
		额定市电电压≤ 400 V_{RMS}	I-IV	
		额定市电电压 ≤ 600 V_{RMS}	I-III	
DIN V VDE V 0884-11:2017-01[2]				
V_{IORM}	最大重复峰值隔离电压	交流电压(双极)	849	V_{PK}
V_{IOWM}	最大工作隔离电压	交流电压; 时间相关的介质击穿 (TDDB) 测试	600	V_{RMS}
		直流电压	849	V_{DC}
V_{IOTM}	最大瞬态隔离电压	$V_{TEST} = V_{IOTM}$, t = 60 s (认证); $V_{TEST} = 1.2 \times V_{IOTM}$, t= 1 s (100% 产品测试)	7070	V_{PK}
V_{IOSM}	最大浪涌隔离电压 [3]	测试方法 依据 IEC 60065, 1.2/50 µs 波形, $V_{TEST} = 1.6 \times V_{IOSM}$	6250	V_{PK}
q_{pd}	表征电荷 [4]	方法 a，输入/输出安全测试子类 2/3 后， $V_{ini} = V_{IOTM}$, t_{ini} = 60 s; $V_{pd(m)} = 1.2 \times V_{IORM}$, t_m = 10 s	≤5	pC
		方法 a，环境测试子类 1 后， $V_{ini} = V_{IOTM}$, t_{ini} = 60 s; $V_{pd(m)} = 1.6 \times V_{IORM}$, t_m = 10 s	≤5	
		Method b1, 常规测试 (100% 生产测试) 和前期 预处理 $V_{ini} = 1.2 \times V_{IOTM}$, t_{ini} = 1 s; $V_{pd(m)} = 1.875 \times V_{IORM}$, t_m = 1 s	≤5	
C_{IO}	栅电容, 输入到输出 [5]	$V_{IO} = 0.4 \times \sin(2\pi ft)$, f = 1 MHz	~0.5	pF
R_{IO}	绝缘电阻 [5]	V_{IO} = 500 V, T_A = 25°C	$>10^{12}$	Ω
		V_{IO} = 500 V, 100°C ≤ T_A ≤ 125°C	$>10^{11}$	
		V_{IO} = 500 V at T_S = 150°C	$>10^{9}$	
	污染度		2	
UL 1577				
V_{ISO}	最大隔离电压	$V_{TEST} = V_{ISO}$, t = 60 s (认证), $V_{TEST} = 1.2 \times V_{ISO}$, t = 1 s (100%生产测试)	5000	V_{RMS}

备注:

1. 根据应用的特定设备隔离标准应用爬电距离和间隙要求。 注意保持电路板设计的爬电距离和间隙距离，以确保印刷电路板上隔离器的安装焊盘不会缩短该距离。 在某些情况下印刷电路板上的爬电距离和间隙变得相等。 诸如在印刷电路板上插入凹槽的技术用于帮助增加这些规格。
2. 该标准仅适用于安全等级内的安全电气绝缘。 应通过适当的保护电路确保符合安全等级。
3. 测试在空气或油中进行，以确定隔离屏障的固有浪涌抗扰度。
4. 表征电荷是由局部放电引起的放电电荷(pd).
5. 栅两侧的所有引脚连接在一起，形成双端子器件

Copyright © 2020, Chipanalog Incorporated

7.6 相关安全认证

VDE(申请中)	UL	CQC	TUV(申请中)
根据 DIN V VDE V 0884-11:2017-01 认证	UL1577 器件程序认证	根据 GB4843.1-2011 认证 和 GB 8898-2011 认证	根据 EN/IEC 61010-1:2010 (3rd Ed)和 EN/IEC 62368-1:2014+A11:2017 认证
	SOP8-G: 5000 V_{RMS}； SOP16-W: 5000 V_{RMS}	SOP8-G: 加强绝缘，最大工作电压 600 V_{RMS}； SOP16-W: 加强绝缘，最大工作电压 600 V_{RMS} （仅适用于海拔 5000 米及以下）	
	证书编号：E511334	证书编号 SOP8-G: CQC20001257122 SOP16-W: CQC20001257121	

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

7.7 电气特性

除非另有说明，所有电压均参照其各自的地，3 V ≤ V_{CC1} ≤ 5.5 V，4.5 V ≤ V_{CC2} ≤ 5.5 V。所有最小 / 最大值规格适用于整个建议工作范围。除非另有说明，所有典型规格在 T_A = 25°C、V_{CC1} = V_{CC2} = 5 V 情况下测得。

参数			测试条件	最小值	典型值	最大值	单位
供电电流							
I_{CC1}	逻辑侧供电电流		V_I = 0 V 或者 V_{CC1}，V_{CC1} = 3.3 V		1.8	2.8	mA
			V_I = 0 V 或者 V_{CC1}，V_{CC1} = 5 V		2.3	3.6	
I_{CC2}	总线侧供电电流	主动态	V_I = 0 V，R_L = 60 Ω		52	73	mA
		被动态	V_I = V_{CC1}		8	12	
驱动器							
$V_{O(D)}$	总线输出电压（主动态）	CANH	V_I = 0 V，R_L = 60 Ω；见图 8-1 图 8-2	2.9	3.4	4.5	V
		CANL		0.8		1.5	
$V_{O(R)}$	总线输出电压（被动态）		V_I = 2 V，R_L = 60 Ω；见图 8-1 图 8-2	2	2.5	3	V
$V_{OD(D)}$	差分输出电压（主动态）		V_I = 0 V，R_L = 60 Ω；见图 8-1 图 8-2 图 8-3	1.5		3	V
			V_I = 0 V，R_L = 45 Ω；见图 8-1 图 8-2 图 8-3	1.4		3	V
$V_{OD(R)}$	差分输出电压（被动态）		V_I = 3 V，R_L = 60 Ω；见图 8-1 图 8-2	–12		12	mV
			V_I = 3 V，无负载	–0.5		0.05	V
$V_{OC(D)}$	共模输出电压（主动态）		见图 8-7	2	2.5	3	V
$V_{OC(pp)}$	共模输出电压峰峰值				0.3		V
I_{IH}	高电平输入电流，TXD 输入		V_I = 2 V			5	µA
I_{IL}	低电平输入电流，TXD 输入		V_I = 0.8 V	–5			µA
$I_{OS(SS)}$	短路稳态输出电流		V_{CANH} = –12 V，CANL 开路；见图 8-10	–105	–72		mA
			V_{CANH} = 12 V，CANL 开路；见图 8-10		0.36	1	
			V_{CANL} = –12 V，CANH 开路；见图 8-10	–1	–0.5		
			V_{CANL} = 12 V，CANH 开路；见图 8-10		71	105	
CMTI	共模瞬态抗扰度		V_I = 0 V 或者 V_{CC1}；见图 8-11	100	150		kV/µs
接收器							
V_{IT+}	正向输入阈值电压				0.8	0.9	V
V_{IT-}	负向输入阈值电压			0.5	0.65		V
V_{HYS}	输入电压迟滞窗口			100	125		mV
V_{OH}	输出高电压，V_{CC1} = 5 V		IOH = –4 mA；见图 8-6	V_{CC1} – 0.8	4.6		V
			IOH = –20 µA；见图 8-6	V_{CC1} – 0.1	5		
V_{OH}	输出高电压，V_{CC1} = 3.3 V		IOH = –4 mA；见图 8-6	V_{CC1} – 0.8	3.1		V
			IOH = –20 µA；见图 8-6	V_{CC1} – 0.1	3.3		
V_{OL}	输出低电压		IOH = 4 mA；见图 8-6		0.2	0.4	V
			IOH = 20 µA；见图 8-6		0	0.1	
C_I	CANH、CANL 对地输入电容		TXD 为 3V，VI = 0.4xsin(2πft) + 2.5 V，f = 1MHz		13		pF
C_{ID}	输入差分电容		TXD 为 3V，VI = 0.4xsin(2πft)， f = 1MHz		5		pF
R_{IN}	CANH、CANL 输入电阻		TXD 为 3V	15	30	40	kΩ
R_{ID}	差分输入电阻		TXD 为 3V	30		80	kΩ
$R_{I(m)}$	输入电阻匹配(1 – [$R_{IN(CANH)}$ / $R_{IN(CANL)}$])		VCANH = VCANL	–5%	0%	5%	
CMTI	共模瞬态抗扰度		VI = 0 V 或者 VCC1；见图 8-11	100	150		kV/µs

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

7.8 时序特性：器件

除非另有说明，所有电压均参照其各自的地，3 V ≤ V_{CC1} ≤ 5.5 V，4.5 V ≤ V_{CC2} ≤ 5.5 V。所有最小 / 最大值规格适用于整个建议工作范围。除非另有说明，所有典型规格在 T_A = 25°C、V_{CC1} = V_{CC2} = 5 V 情况下测得。

参数		测试条件	最小值	典型值	最大值	单位
t_{loop1}	总环路延时，驱动器输入到接收器输出，被动态到主动态	见图 8-8	110		210	ns
t_{loop2}	总环路延时，驱动器输入到接收器输出，主动态到被动态		110		210	ns

7.9 时序特性：驱动器和接收器

除非另有说明，所有电压均参照其各自的地，3 V ≤ V_{CC1} ≤ 5.5 V，4.5 V ≤ V_{CC2} ≤ 5.5 V。所有最小 / 最大值规格适用于整个建议工作范围。除非另有说明，所有典型规格在 T_A = 25°C、V_{CC1} = V_{CC2} = 5 V 情况下测得。

参数		测试条件	最小值	典型值	最大值	单位
驱动器						
t_{PLH}	传播延时，输出从被动态变为主动态	见图 8-4	35	75	130	ns
t_{PHL}	传播延时，输出从主动态变为被动态		35	55	100	
t_r	差分输出信号上升时间			40	60	
t_f	差分输出信号下降时间			40	60	
t_{TXD_DTO}[1]	主动态超时时间	C_L = 100 pF；见图 8-9	300	450	700	µs
接收器						
t_{PLH}	传播延时，输出由低电平变为高电平	见图 8-6	70	110	140	ns
t_{PHL}	传播延时，输出由高电平变为低电平		55	80	100	
t_r	输出信号上升时间				6	
t_f	输出信号下降时间				6	

备注：

1. 一旦驱动器进入主动态的时间超过 t_{TXD_DTO},主动态超时功能会关断驱动器从而释放总线进入被动态，防止总线被本地锁死一直处于主动态。驱动器只有进入被动态后才能恢复传输主动态的功能。

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

8 测试电路

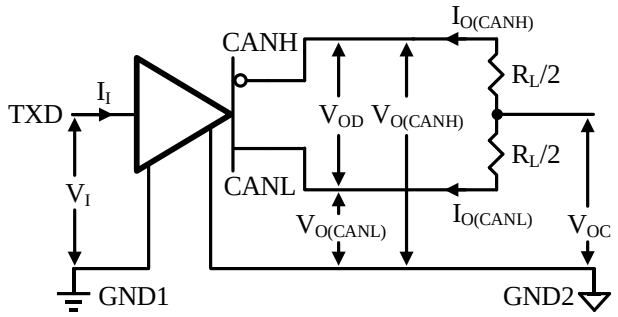


图 8-1 驱动器电压和电流定义

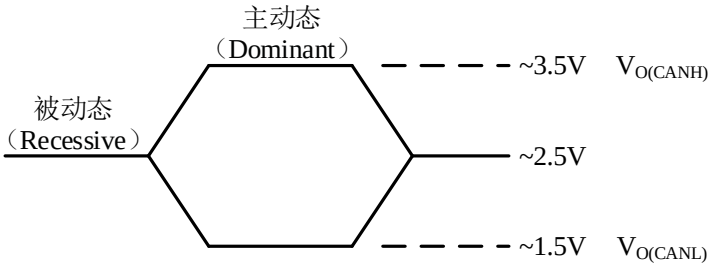


图 8-2 总线逻辑态电压定义

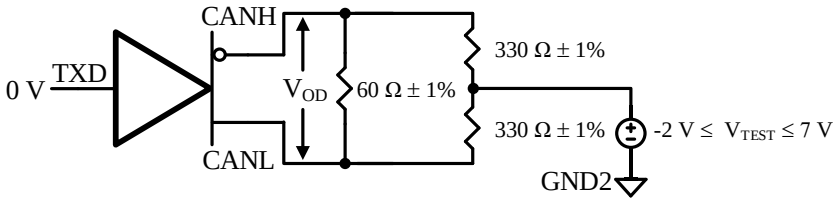
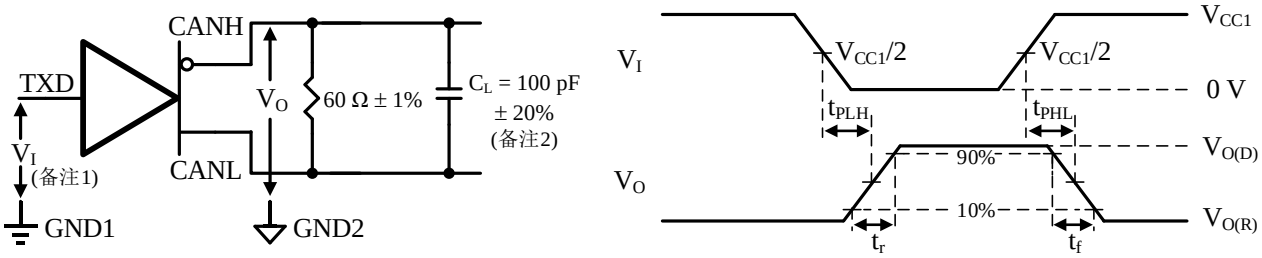


图 8-3 驱动器 V_{OD} 电压带共模负载测量电路



备注

1. 信号源产生的输入脉冲有如下要求：脉冲重复率 PRR ≤ 125 kHz，50%占空比，上升时间 t_r ≤ 6 ns，下降时间 t_f ≤ 6 ns，输出阻抗 Z_O = 50 Ω；
2. 负载电容 C_L 包括仪器和夹具的寄生电容。

图 8-4 驱动器测量电路和电压波形

Copyright © 2020, Chipanalog Incorporated

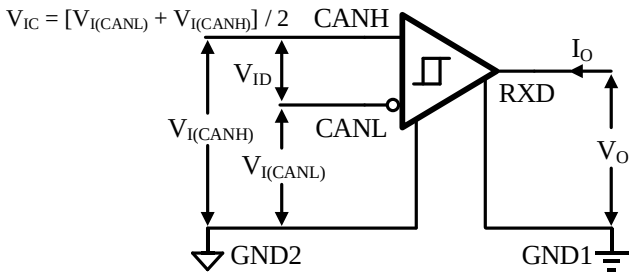
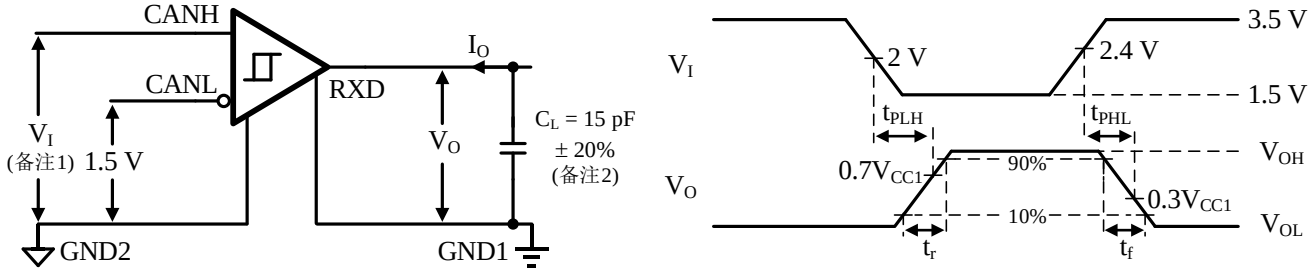


图 8-5 接收器电压和电流定义



备注：

1. 信号源产生的输入脉冲有如下要求：脉冲重复率 PRR ≤ 125 kHz，50%占空比，上升时间 t_r ≤ 6 ns，下降时间 t_f ≤ 6 ns，输出阻抗 Z_O = 50 Ω；
2. 负载电容 C_L 包括仪器和夹具的寄生电容。

图 8-6 接收器测量电路和电压波形

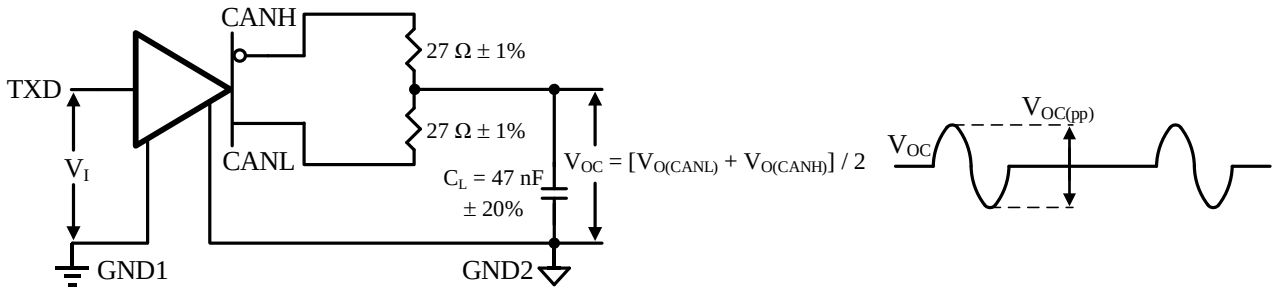


图 8-7 共模输出电压峰峰值测量电路和波形

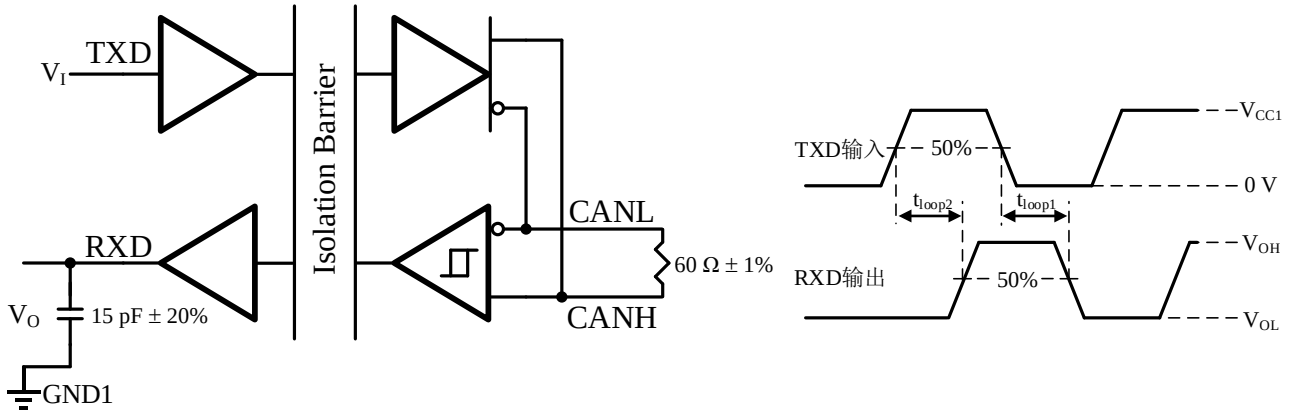
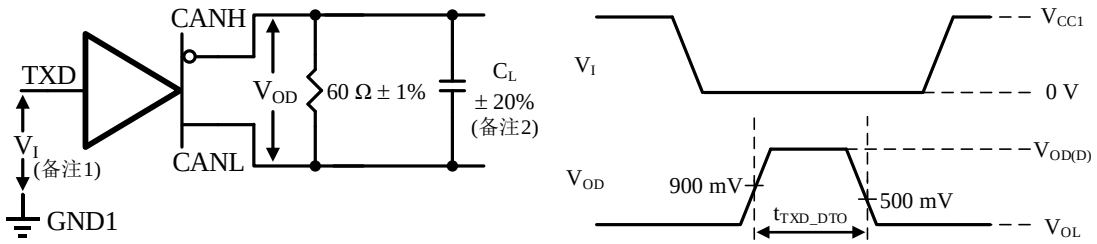


图 8-8 t_{loop} 测量电路和电压波形

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司



备注：

1. 信号源产生的输入脉冲有如下要求：上升时间 $t_r \leq 6$ ns，下降时间 $t_f \leq 6$ ns，输出阻抗 $Z_O = 50\ \Omega$；
2. 负载电容 C_L 包括仪器。

图 8-9 主动态超时功能测量电路和电压波形

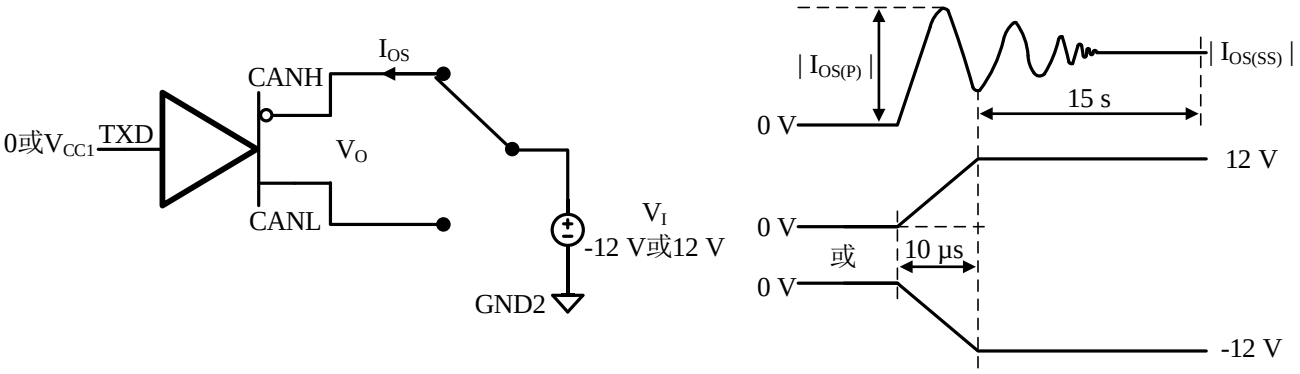


图 8-10 输出短路电流测量电路和波形

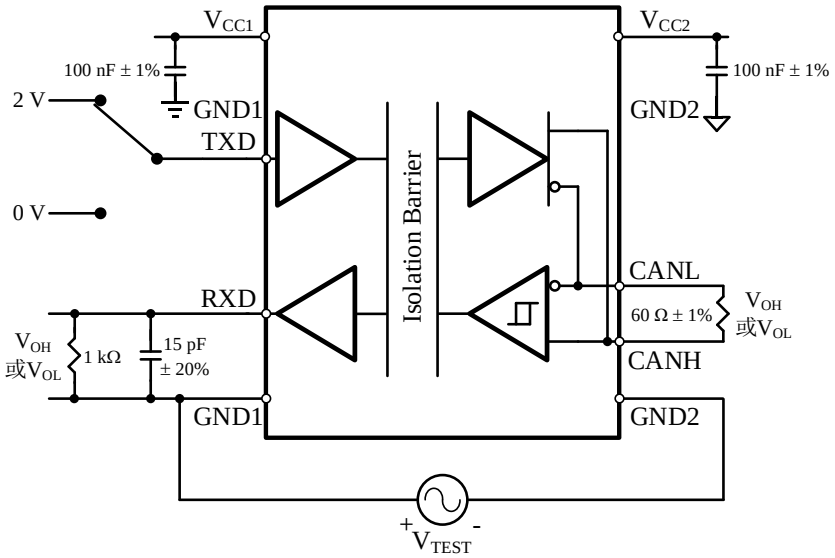


图 8-11 共模瞬态抗扰测量电路

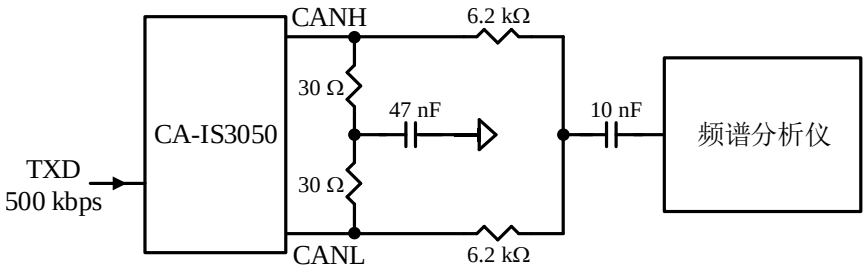


图 8-12 电磁辐射测量电路

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

9 功能描述

9.1 概述

CA-IS305x 是一款隔离式控制器区域网络（CAN）物理层收发器，支持 5 kV_{RMS} 隔离耐压等级，共模瞬态抗扰度大于 150 kV/µs，集成有主动态超时功能和热关断保护。该器件逻辑侧可以使用 3.3 V 电源供电，总线侧则使用 5 V 电源供电，十分适用于环境恶劣的工业控制场合。因为在工控场合中，逻辑侧一般使用 3.3 V 电源轨来给诸如微控制器等低压设备供电从而节省功耗，而总线侧通常使用 5 V 电源轨保证高信噪比。

9.2 CAN 总线状态

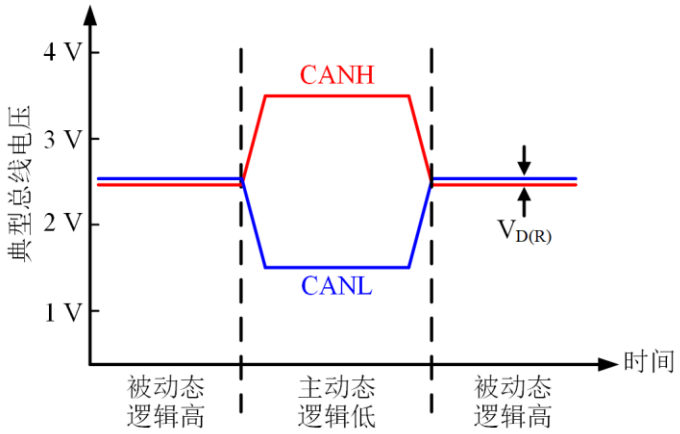


图 9-1 CAN 总线状态典型波形

CAN 总线有主动和被动两种状态：当 CANH 和 CANL 之间的差分电压大于 0.9 V 时，总线呈主动态；当 CANH 和 CANL 之间的差分电压小于 0.5 V 时，总线呈被动态。当总线处于主动态时，CANH 引脚处于高电平状态，CANL 引脚处于低电平状态；当总线处于被动态时，CANH 和 CANL 引脚均处于高阻状态。典型的总线电压波形如图 9-1 所示。

9.3 保护功能

9.3.1 信号隔离

CA-IS305x 信号隔离是通过基于电容隔离方案的数字隔离器实现的，在逻辑侧通过数字隔离器采用开关键控（On-Off Key，OOK）调制方式将输入信号调制到高频然后通过起隔离耐压作用的片上二氧化硅电容，在总线侧数字隔离器部分电路将接收到的信号恢复然后转换成符合标准的电平输出至 CAN 总线。同理，总线侧的电平被总线侧电路处理后同样通过数字隔离器调制到高频然后传输回逻辑侧，然后在逻辑侧解调恢复输出至 RXD。逻辑侧和总线侧的地完全可以分开，并通过片上二氧化硅电容实现高达 5 kV_{RMS} 的隔离耐压等级，确保了实际使用时微控制器和高压总线之间信号传输的完整性和安全性。

9.3.2 主动态超时功能

CA-IS305x 具有主动态超时功能，防止 TXD 因为软件或者硬件故障一直被下拉到低电平，造成总线持续进入主动态从而被锁死（阻断整个网络通信）。主动态超时功能通过使用一个计数器，在 TXD 输入信号的负边沿发生期间被触发，当 TXD 的低电平持续时间长于主动态超时时间 t_{TXD_DTO} 时，收发器会被关断，此时总线被释放并进入被动态。在 TXD 输入信号的正边沿期间，计数器会被置位。

9.3.3 热关断保护

CA-IS305x 集成有热关断保护功能，可在过温情况下对器件内部电路进行保护。如果器件的结温超过热关断温度 $T_{J(shutdown)}$，驱动器会被关断，从而阻断 TXD 到总线的信号传输路径，典型的热关断温度为 165°C。当器件结温低于热关断温度后，驱动器会被重新使能。

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

9.3.4 限流保护

CA-IS3050 集成有限流保护功能，可防止总线侧输出短路至电源或地瞬间过流对器件造成损坏，注意限流保护一旦发生会产生较大的电流，从而带来较大损耗。

9.4 器件功能真值表

表 9-1 真值表缩略语

字母	描述
H	高电平
L	低电平
X	无关
Z	高阻（关）
?	不确定
Open	开路

表 9-2 驱动器功能真值表

输入	输出		总线状态
TXD	CANH	CANL	
L	H	L	主动态
H 或 Open	Z	Z	被动态

表 9-3 接收器功能真值表

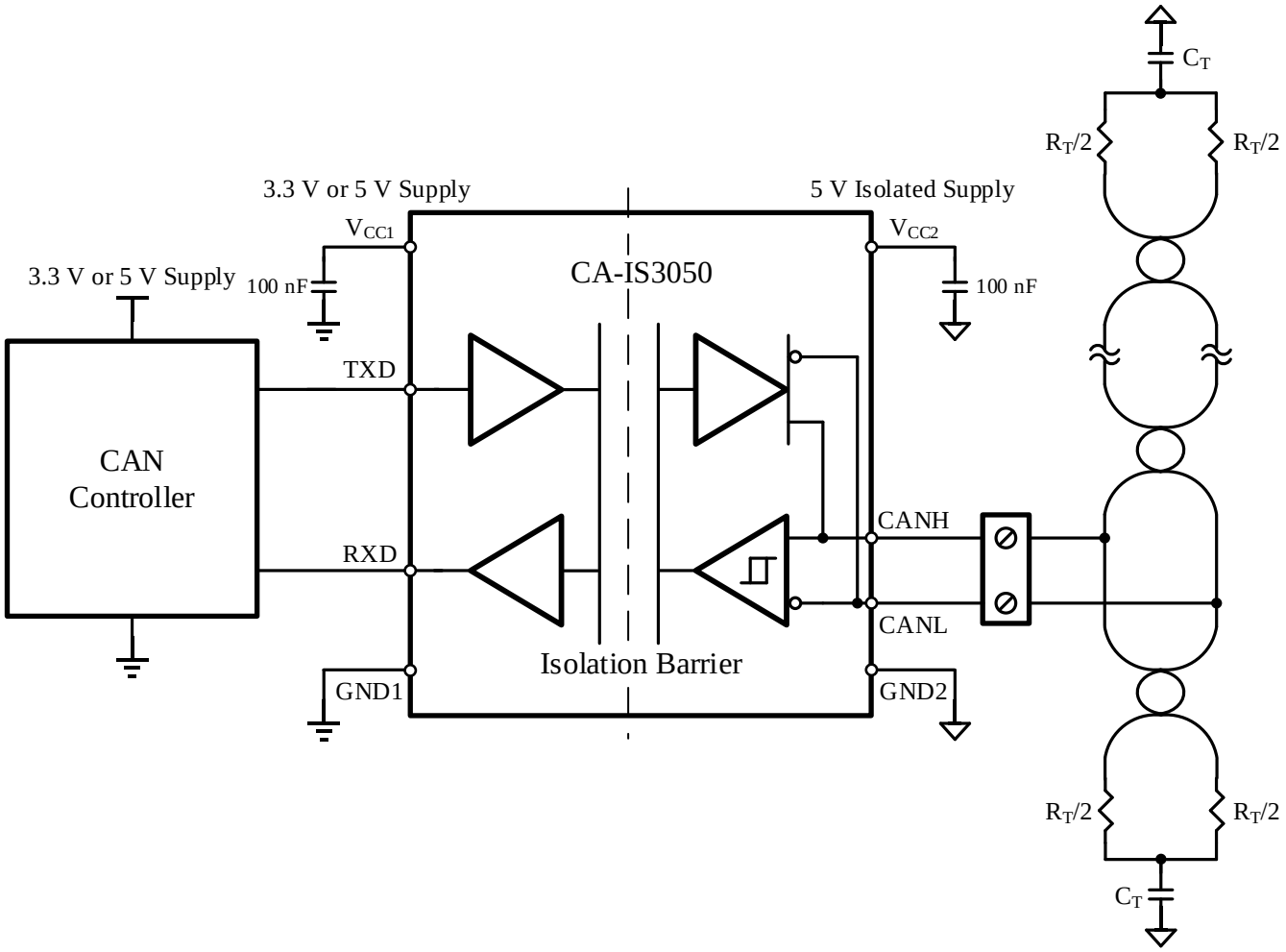
CAN 总线差分输入 $V_{ID} = V_{CANH} – V_{CANL}$	总线状态	RXD
$0.9\ V \le V_{ID}$	主动态	L
$0.5\ V < V_{ID} < 0.9\ V$	?	?
$V_{ID} \le 0.5\ V$	被动态	H
Open ($V_{ID} \approx 0\ V$)	Open	H

表 9-4 收发器功能真值表

驱动器				接收器		
输入	输出		总线状态	差分输入 $V_{ID} = V_{CANH} – V_{CANL}$	RXD 输出	总线状态
TXD	CANH	CANL				
L[1]	H	L	主动态	$0.9\ V \le V_{ID}$	L	主动态
H	Z	Z	被动态	$0.5\ V < V_{ID} < 0.9\ V$	?	?
Open	Z	Z	被动态	$V_{ID} \le 0.5\ V$	H	被动态
X	Z	Z	被动态	Open	H	被动态

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

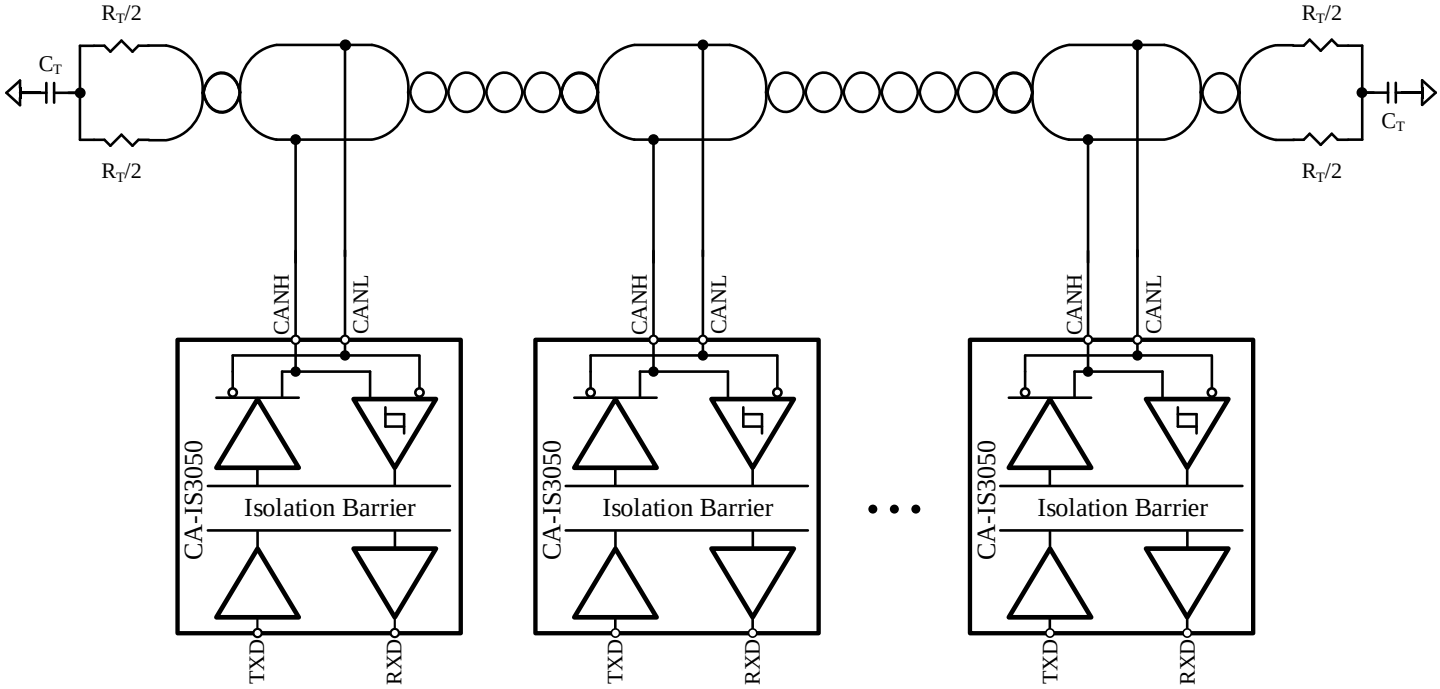
10 应用信息



备注：

1. 终端电阻 R_T 应和线缆的特征阻抗相等。

图 10-1 基于 CA-IS305x 的典型隔离式 CAN 节点



备注：

1. 终端电阻 R_T 应和线缆的特征阻抗相等；
2. CA-IS305x 最多可支持 110 个节点。

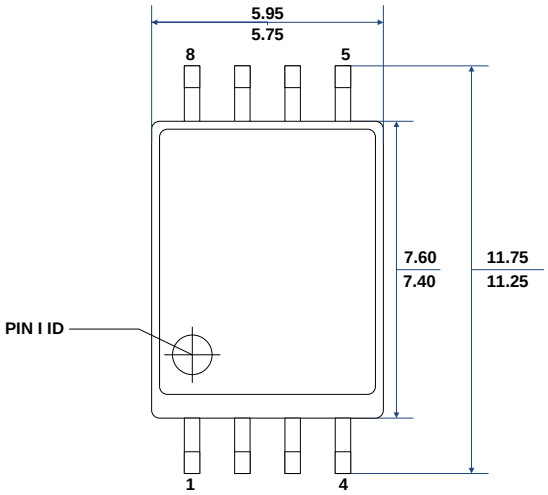
图 10-2 基于 CA-IS305x 的典型 CAN 总线

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

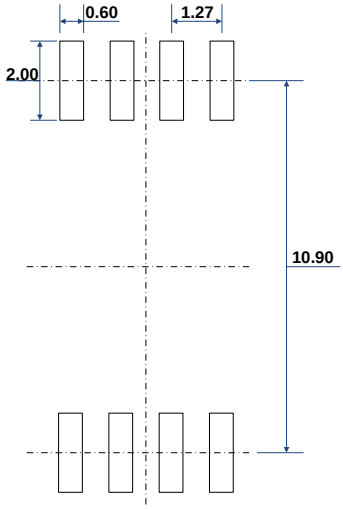
11 封装信息

11.1 SOIC8 宽体外形尺寸

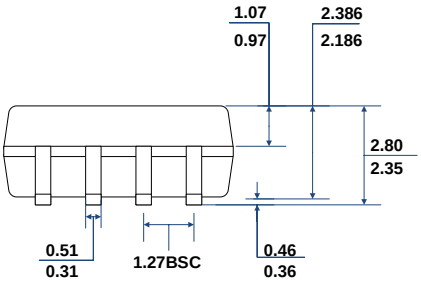
下图说明了 CA-IS305x 系列隔离式 CAN 收发器采用 SOIC8 宽体封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



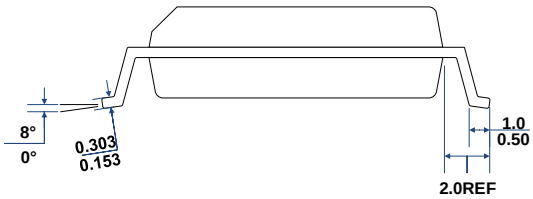
TOP VIEW



RECOMMENDED LAND PATTERN



FRONT VIEW

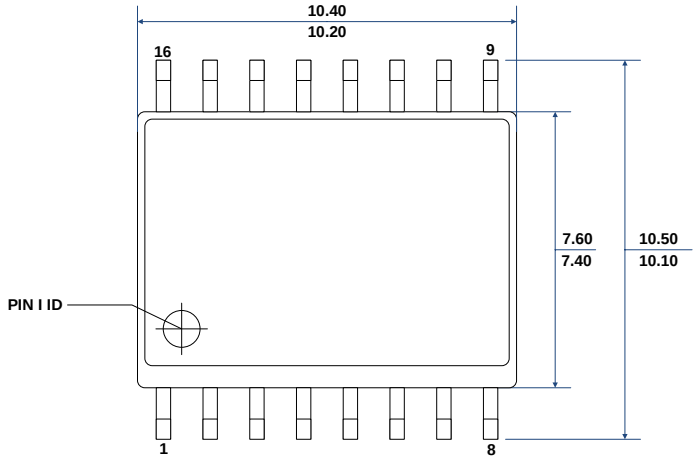


LEFT-SIDE VIEW

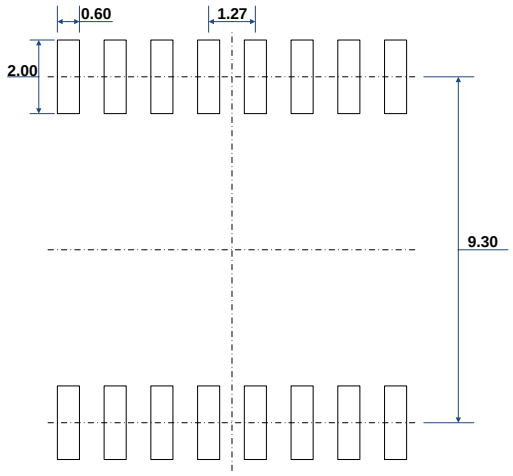
Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

11.2 SOIC16 宽体外形尺寸

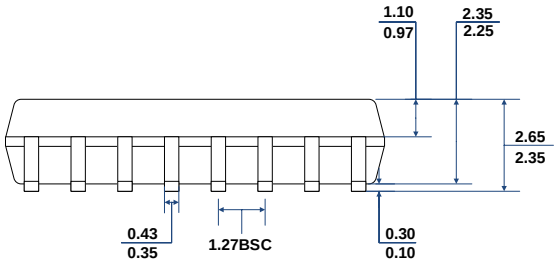
下图说明了 CA-IS305x 系列隔离式 CAN 收发器采用 SOIC16 宽体封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



TOP VIEW



RECOMMENDED LAND PATTERN



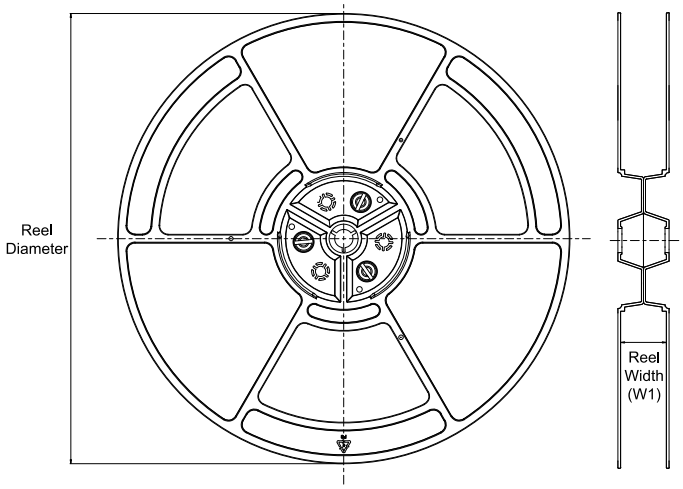
FRONT VIEW

LEFT-SIDE VIEW

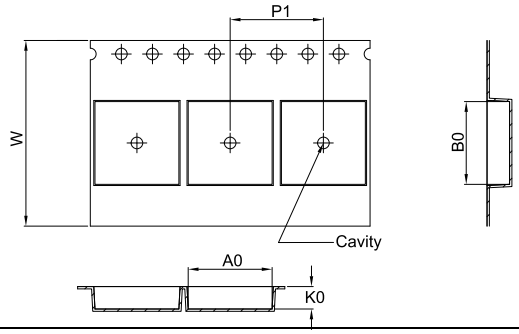
Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

TAPE AND REEL INFORMATION

REEL DIMENSIONS

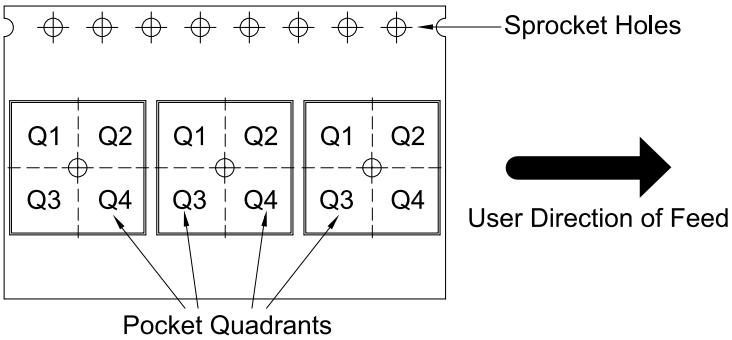


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS3050W	SOIC	W	16	1000	330	16.4	10.8	10.7	2.9	12.0	24.0	Q1
CA-IS3050G	SOIC	G	8	1000	330	16.4	12.05	6.15	3.3	16.0	16.0	Q1
CA-IS3052W	SOIC	W	16	1000	330	16.4	10.8	10.7	2.9	12.0	24.0	Q1
CA-IS3052G	SOIC	G	8	1000	330	16.4	12.05	6.15	3.3	16.0	16.0	Q1

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司

重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。 针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。 除此之外不得复制或展示所述资源， 如因使用所述资源而产生任何索赔、 赔偿、 成本、 损失及债务等， Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。

http://www.chipanalog.com

Copyright © 2020, Chipanalog Incorporated
上海川土微电子有限公司